

一個每秒五千萬次採樣十位元的循序漸近式類比數位轉換器

A 50M s/s 10-bit SAR ADC

AI2組員:張孟翔 劉孟昕

指導教授: 朱大舜 教授

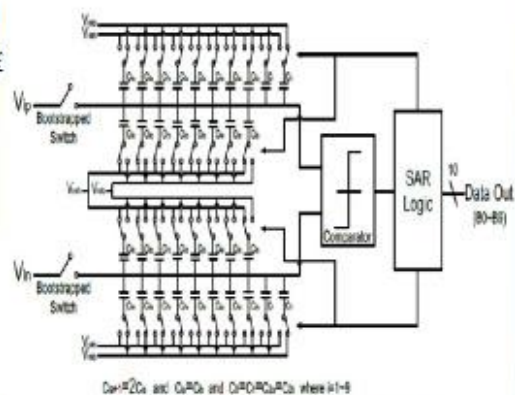
ABSTRACT

現今的電腦都是以數位訊號來處理，也就是**0**和**1**，但是大自然中的訊號幾乎都是以類比的方式所存在的，因此，如何將類比轉換成數位訊號便是一大重點，類比數位轉換器也由此誕生。本次專題選擇連續漸進式類比數位轉換器來做討論。

INTRODUCTION

連續漸進式類比數位轉換器是將訊號分好幾個等級，本專題中的10bits就是分成2的10次方個等級，而想要達成這個分類，連續漸進式類比數位轉換器中有四個部分，分別是追蹤及保持(Track and Hold)電路、比較器、連續漸進式logic和電容陣列，經由各自功能與十個週期之後，最後的充放電結果由連續漸進式邏輯端輸出，我們即可獲得該類比訊號的數位訊號。

而此過程我們在Cadence平台上進行Pre-simulation模擬，並藉由跑出來的波型與數值去分析設計出來的電路是否正確，以完成連續漸進式類比數位轉換器之Pre-simulation。



RESULT

如下圖所示，本次專題所做之連續漸進式類比數位轉換器，在逐漸了解各個電路的操作方式與設計方式後，慢慢調整而出完整的轉換器。在模擬過程中，一直都有些許的誤差，但在這慢慢調整的過程中，我越來越了解其中運作的原理與彼此子電路交互影響的關係，讓我更加了解整個電路運作的原理。

