

# 一個64x64像素互補式場效電晶體影像感測器利用偽多重取樣和縱向相關雙重取樣

## A 64x64 Pixels CMOS Image Sensor Using Pseudo Multiple Sampling with Column CDS

組別：A11

指導教授：謝志成

組員：邱岷洋 陳冠呈

### Abstract

現今的CMOS image sensor之中，隨著科技進步，對於降低雜訊的表現已有顯著成長，而在影像感測這塊領域當中，常常被拿來降低讀出電路噪聲的方法不外乎就是在pixel output做一個放大器以增加Signal to Noise Ratio (SNR)，或是使用Multiple Sampling藉由重複取樣並且取其平均來達到降低噪聲的效果。

但是，以上兩種方法都會增加額外的面積以及功耗，而這對於設計者來說也是很大的一項議題，因此為了解決這兩個問題，在這次的專題當中，我們採用了一項新的技術— Pseudo Multiple Sampling。

希望藉由此種技術可以同時達到降低readout circuit noise、area以及power consumption，在此專題當中，我們從完整的電路設計、電路模擬並且經過一連串的流程最後tapeout晶片回來驗證以上說述。

### Introduction

主要電路(如Fig1)包括了畫素陣列(Pixel\_array)、斜率產生電路(Ramp generator, 如Fig4)、比較器(Comparator)、計數器(Counter)。在畫素陣列中採用的是3T-APS，由64x64個畫素所構成；而ramp generator則是由兩個開關(S1,S2)控制電流流向，兩個開關(S3,S4)用來選擇電容，因此可以互相搭配產生出五種不同的斜率訊號。

### Method

此設計是利用偽多重取樣把光對於畫素所產生的訊號做處理，首先，畫素陣列曝光後，經由source follower將訊號讀出，再用比較低解析度的類比數位轉換去取樣訊號，取樣的方式為用一個ramp generator做出一個比較基準的斜率訊號，將其訊號與光對於畫素產生的訊號用一個比較器來比較大小，光訊號大於斜率訊號即輸出高電位，這個高電位的訊號則會驅動後端的計數器，計算出這個光訊號所對應到的數位值。

如果取樣數變為原本的k倍，類比數位轉換的解析度則變為原本的1/k倍，ramp generator所需要產生的斜率變成原本的k倍，並且利用此種方式可以降低output noise約變成1/√M倍 (M為取樣數)。操作概念圖如Fig5。

解釋：假設經過偽多重取樣之前的 noise RMS  $\sigma_{in} = \sqrt{Vn^2}$ ，經過每一次的取樣，noise power都是變成原來雜訊的1/M，而當noise又分別互為uncorrelated，所以經過處理後，noise RMS  $\sigma_{out} = \sqrt{Vn^2/M}$ ，也就是原本的1/√M倍。

### Result

如上述所說，畫素出來的值就是Vsig，然後會送去跟斜率訊號做比較，光訊號大於斜率訊號即輸出高電位，並且驅動計數器，最後解出光訊號大小所相對的數位值。而process variation所造成的差異並不會影響我們的設計，因為我們解出來的不同數位訊號值都是相對的。Fig6-8為模擬結果圖。

### Conclusion

任何技術都一定會有優缺點，雖然偽多重取樣可以滿足降低readout circuit noise的需求，但是如果當取樣次數越多時，readout circuit noise會被quantization noise主宰因而趨近定值(如Fig8)。也就是說，在取樣數較高時，使用傳統的多重取樣在壓抑雜訊的表現上會比偽多重取樣要來的好。因此，雜訊的壓抑與面積、功耗之間的trade-off就成了設計者要選擇使用何種技術的重要課題。

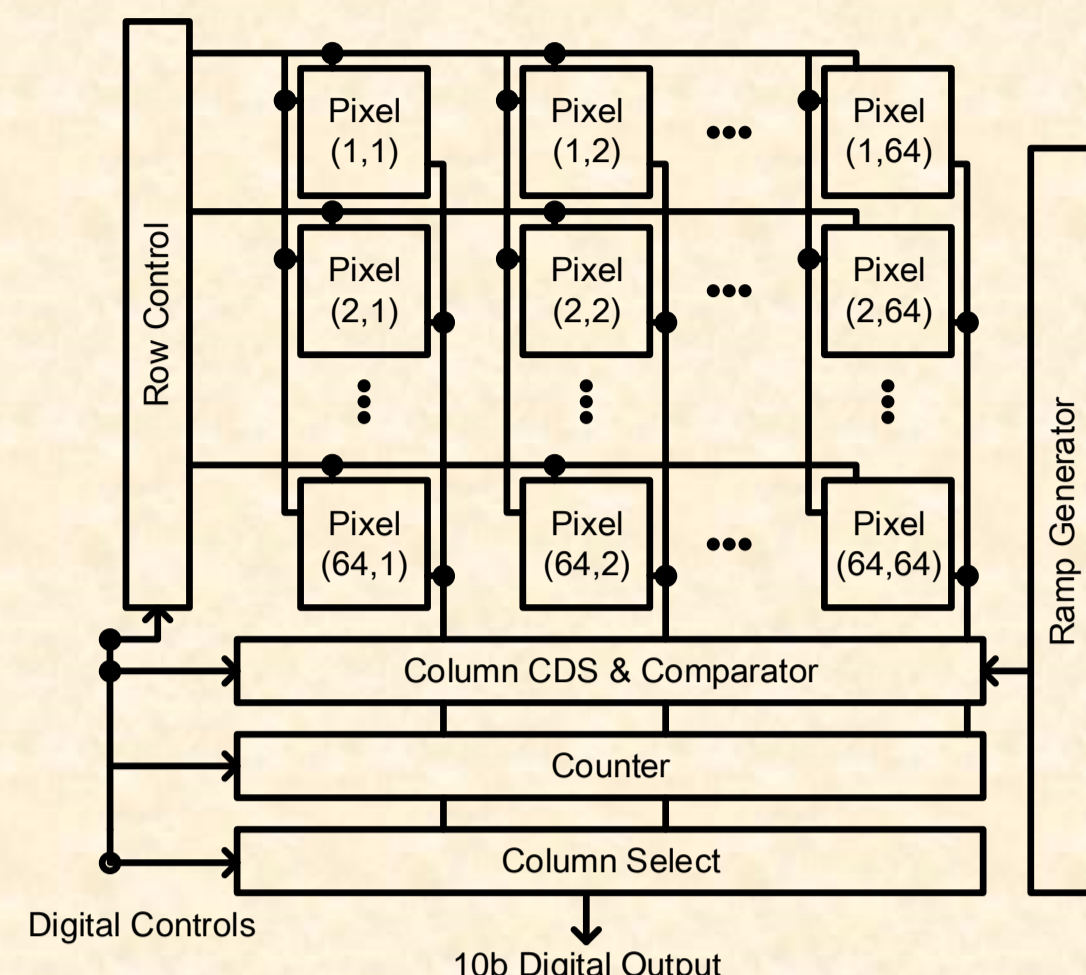


Fig 1. Block diagram

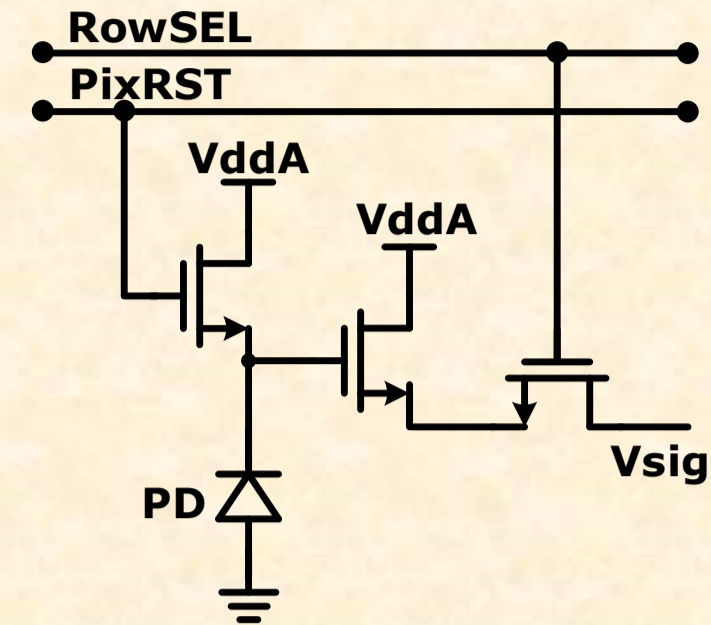


Fig 2. 3T-Pixel

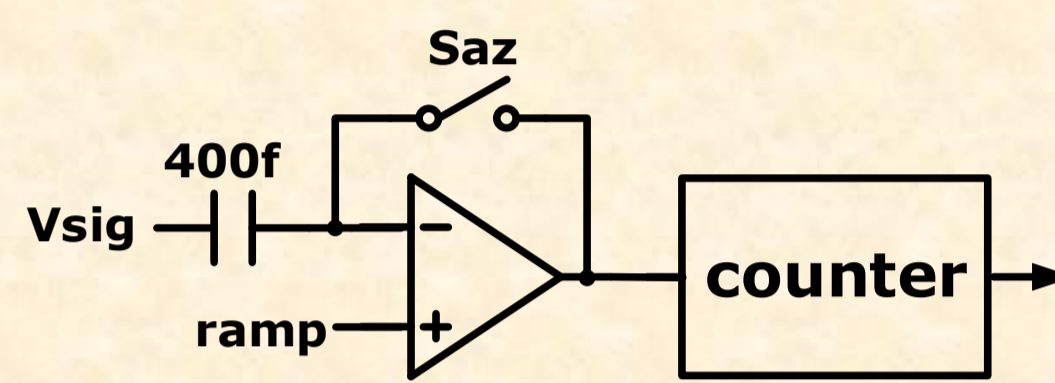


Fig 3. Column CDS

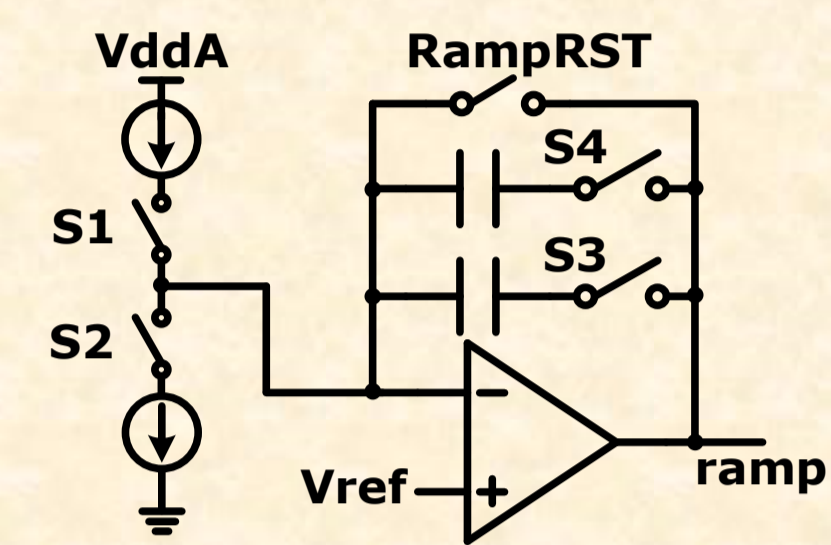


Fig 4. Ramp generator

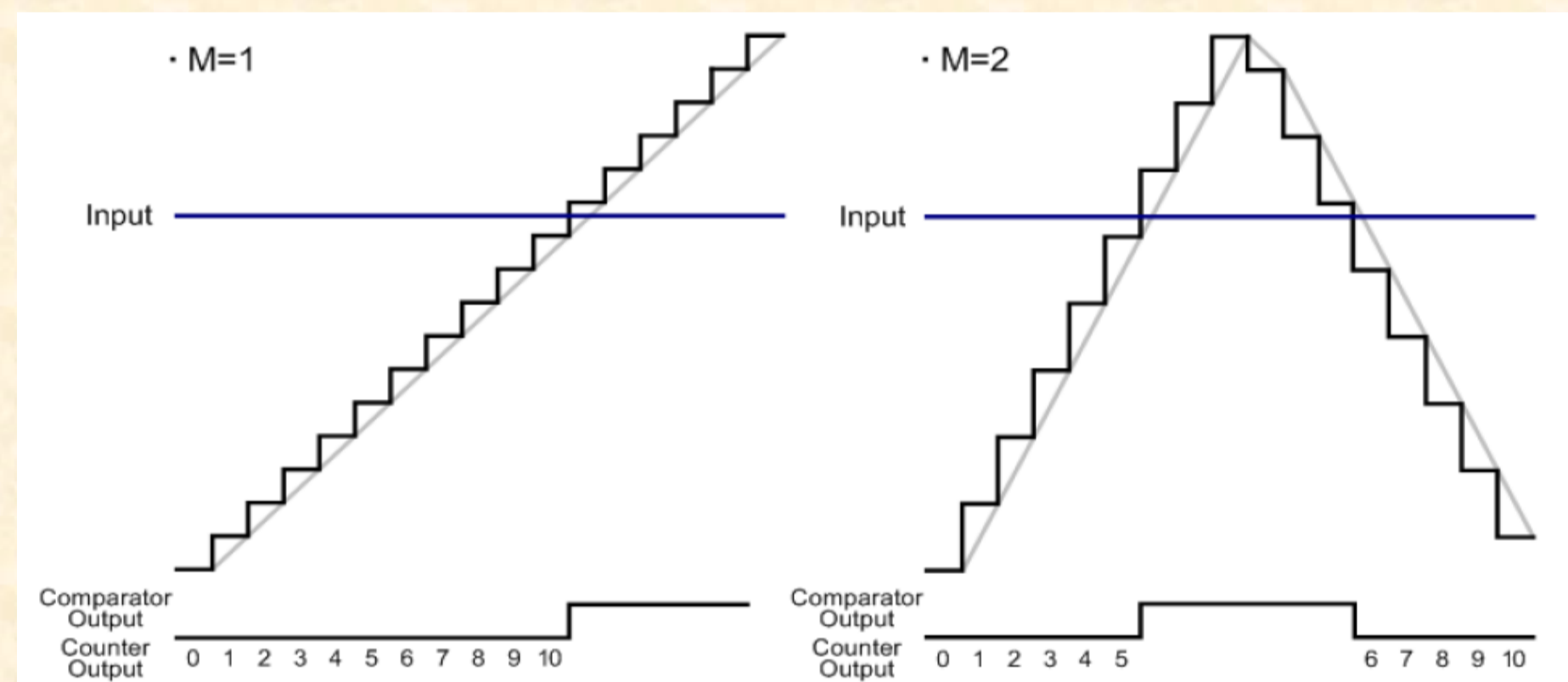


Fig 5. 操作概念圖 [1]

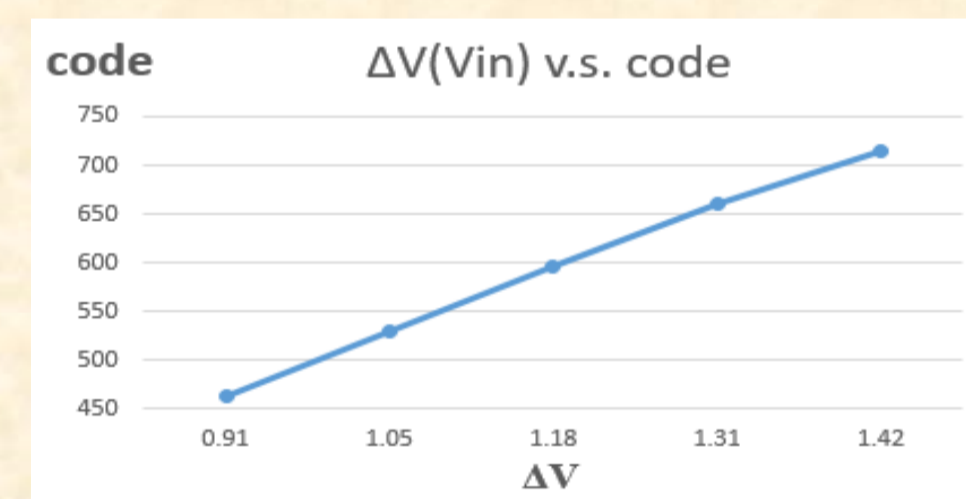
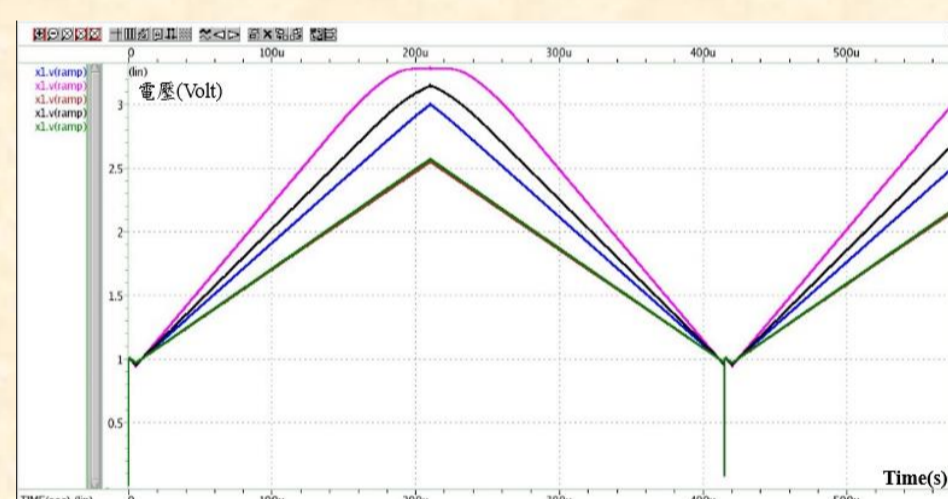


Fig 6. Post-sim中斜率訊號的五個corner Fig 7. Post-sim中不同光訊號對應的數位值

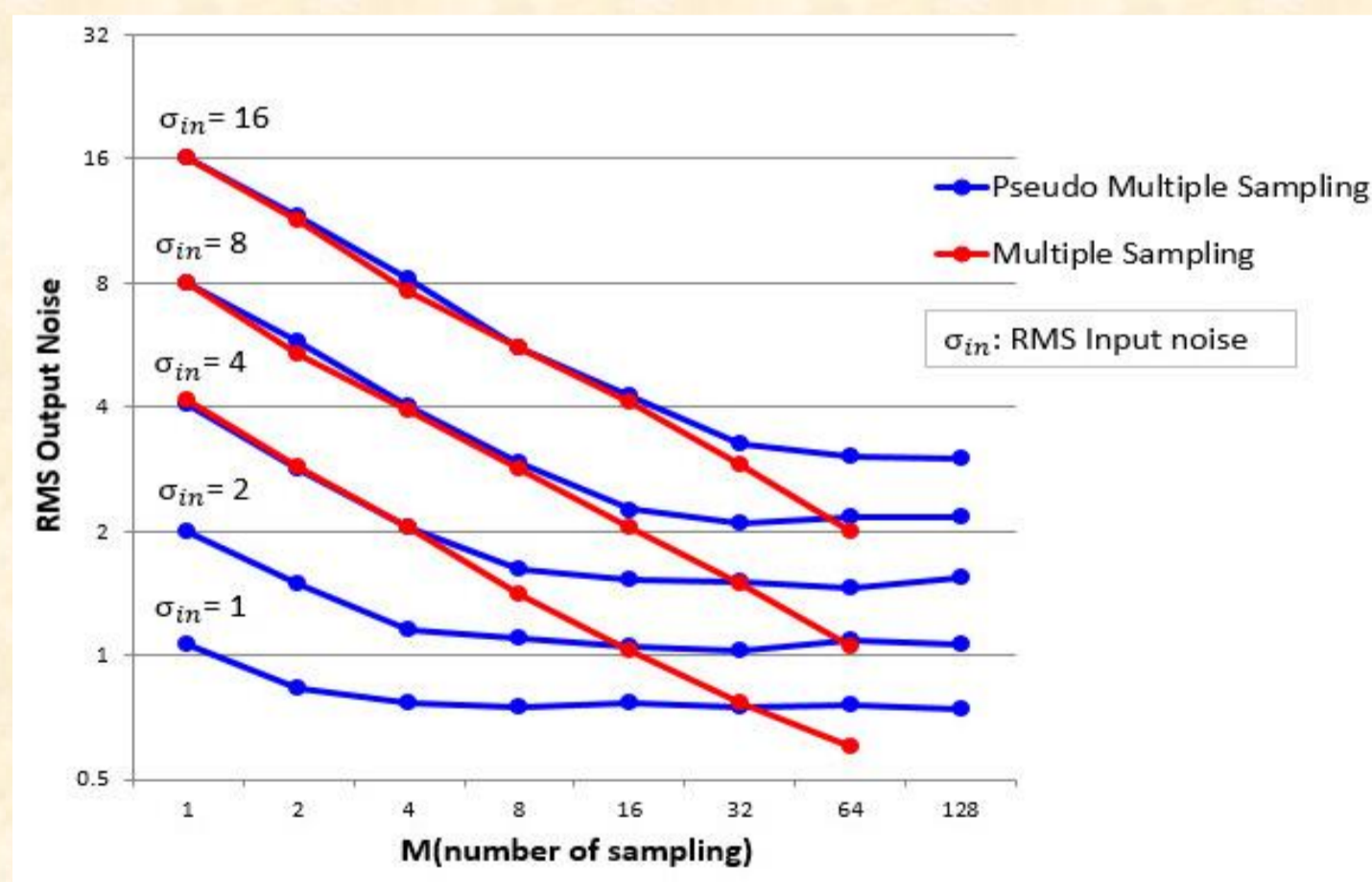


Fig 8. 此為偽多重取樣與多重取樣的雜訊壓抑量比較圖

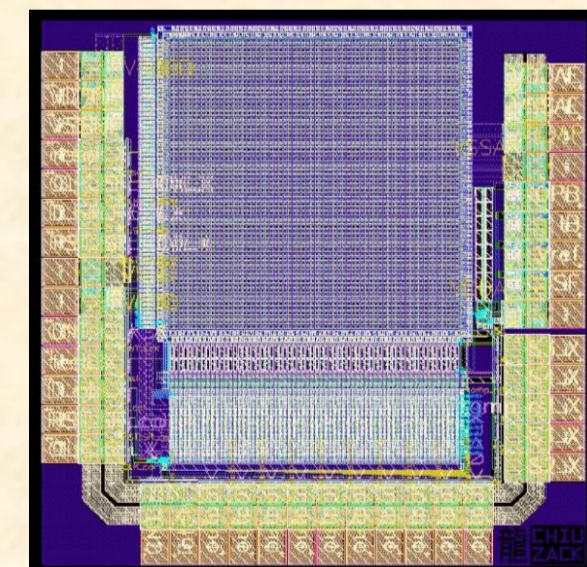


Fig 9. Die Layout

### Reference

[1] Yong Lim, Kyoungmin Koh, Kyungmin Kim, Han Yang, Juha Kim, Youngkyun Jeong, Seungjin Lee, Hansoo Lee, Sin-Hwan Lim, Yunseok Han, Jinwoo Kim, Jaecheol Yun, Seogheon Ham, Yun-Tae Lee "A 1.1e- Temporal Noise 1/3.2-inch 8Mpixel CMOS Image Sensor using Pseudo-Multiple Sampling", ISSCC 2010, SESSION 22, IMAGE SENSORS, 22.2

[2] D. Lee, G. Han, "High-speed, low-power correlated double sampling counter for column-parallel CMOS imagers," Electronics Letters, Vol.43, No.24, pp.1362-1364, Nov. 2007.